# This Page Is Inserted by IFW Operations and is not a part of the Official Record

# BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- · TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

# IMAGES ARE BEST AVAILABLE COPY.

As rescanning documents will not correct images, please do not report the images to the Image Problem Mailbox.

16 of 40





A Presentation: Basic ▼ Image: Small ▼

View Images

# PUBLISHED INTERNATIONAL APPLICATION

(11)	WO 02/084722	(13)	A2				
(21)	PCT/FR02/01268						
(22)	11 April 2002 (11.0	4.2002)					
(25)	FRE	(26)	FRE				
(31)	01/05130	(32)	13 April 2001 (13.04.2001)	FR			
(43)	24 October 2002 (24	1.10.2002)					
$(51)^7$	H01L 21/20, 21/762, 21/306, 21/265, 21/304, 21/68, 21/78, B23B 31/00						
(54)			E WITH CONTROLLED MECHA PRODUCTION THEREOF	NICAL			

- (71)COMMISSARIAT A L'ENERGIE ATOMIQUE 31/33, rue de la Fédération, F-75752 Paris; (FR). [FR/FR]. (for all designated States except US)
- (72)(75)ASPAR, Bernard 110, Lot. Le Rameau des Ayes, F-38140 Rives; (FR) [FR/FR].MORICEAU, Hubert 26, rue du Fournet, F-38120 Saint-Egreve; (FR) [FR/FR]. RAYSSAC, Olivier 7, chemin Chapitre, F-38000 Grenoble; (FR) [FR/FR]. GHYSELEN, Bruno 58, rue Georges Maeder, F-38170 Sevssinet; (FR) [FR/FR].
- (74)RINUY, Santarelli 14, avenue de la Grande Armée, F-75822 Paris Cedex 17; (FR).

(81)

AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NO, NZ, OM, PH, PL, PT, RO, RU, SD, SE, SG, SI, SK, SL, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VN, YU, ZA, ZM, ZW

(84)

ARIPO patent (GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), Eurasian patent (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), European patent (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR), OAPI patent (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG)

For information on time limits for entry into the national phase please click here Published without international search report and to be republished

upon receipt of that report

No Image Available.

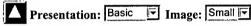
## Abstract

The invention relates to a method for production of a detachable substrate, comprising a method step for the production of an interface by means of fixing, using molecular adhesion, one face of a layer on one face of a substrate, in which, before fixing, a treatment stage for at least one of said faces is provided, rendering the mechanical hold at the interface at such a controlled level to be compatible with a subsequent detachment.









Français

16 of 40

19 RÉPUBLIQUE FRANÇAISE

# INSTITUT NATIONAL DE LA PROPRIÉTÉ INDUSTRIELLE

**PARIS** 

11 No de publication :

(à n'utiliser que pour les commandes de reproduction)

21) No d'enregistrement national :

01 05130

2 823 599

(51) Int Ci7: H 01 L 23/32, H 01 L 21/30

(12)

#### **DEMANDE DE BREVET D'INVENTION**

A1

- 22 Date de dépôt : 13.04.01.
- 30 Priorité :

- 7) Demandeur(s): COMMISSARIAT A L'ENERGIE ATO-MIQUE Etablissement de caractère scientifique technique et industriel — FR.
- Date de mise à la disposition du public de la demande : 18.10.02 Bulletin 02/42.
- Eliste des documents cités dans le rapport de recherche préliminaire : Se reporter à la fin du présent fascicule
- Références à d'autres documents nationaux apparentés :
- Inventeur(s): ASPAR BERNARD, MORICEAU HUBERT, RAYSSAC OLIVIER et GHYSELEN BRUNO.
- 73 Titulaire(s):
- (74) Mandataire(s): RINUY SANTARELLI.

(54) SUBSTRAT DEMONTABLE A TENUE MECANIQUE CONTROLEE ET PROCEDE DE REALISATION.

Procédé de préparation d'un substrat démontable, comportant une étape de réalisation d'une interface par collage par adhésion moléculaire d'une face d'une couche sur une face d'un substrat, dans lequel est prévu une étape de traitement propre à mettre la tenue mécanique de l'interface à un niveau contrôlé sensiblement inférieur au maximum possible.

FR 2 823 599 - A1



# 10 Domaine de l'invention

L'invention concerne la réalisation de composants à partir d'une couche mince sur un substrat, et la réalisation de cet ensemble couche mince-substrat. Ce substrat peut être initial ou intermédiaire, et être démontable, c'est à dire destiné à être séparé de cette couche mince.

15

20

25 -

30

#### Etat de la technique

De plus en plus de composants doivent être intégrés sur des supports différents de ceux permettant leur réalisation.

Par exemple, on peut citer les composants sur substrats plastiques ou sur substrats souples. Par composants, on entend tout dispositif micro-électronique, optoélectronique ou capteur (par exemple chimique, mécanique, thermique, biologique ou biochimique) entièrement ou partiellement « processé », c'est à dire entièrement ou partiellement réalisé.

Pour intégrer ces composants sur des supports souples, on peut utiliser une méthode de report de couche.

Il existe de nombreux autres exemples d'applications où les techniques de report de couche peuvent fournir une solution adaptée pour l'intégration de composants ou de couches sur un support à priori inadapté à leur réalisation. Dans le même esprit, ces techniques de transfert de couches sont également très utiles lorsque l'on souhaite isoler une couche fine, avec ou sans composant, de son substrat initial, par exemple en procédant à une séparation ou élimination de ce dernier. Encore dans le même esprit, un

retournement de couche fine associé à son transfert sur un autre support fournit aux ingénieurs un degré de liberté précieux pour pouvoir concevoir des structures impossibles par ailleurs. Ces prélèvements et retournements de films minces permettent par exemple de réaliser des structures dites enterrées telles que des capacités enterrées pour les DRAMs (Dynamic Random Access Memory) où, contrairement au cas usuel, les capacités sont d'abord formées puis reportées sur un autre substrat de silicium avant de reprendre la fabrication sur ce nouveau substrat du reste des circuits. Un autre exemple concerne la réalisation de structures de transistors dites à double grille. La première grille du transistor CMOS est réalisée selon une technologie conventionnelle sur un substrat puis reportée avec retournement sur un second substrat pour reprendre la réalisation de la deuxième grille et de la finition du transistor laissant ainsi la première grille enterrée dans la structure (voir par exemple K. Suzuki, T. Tanaka, Y. Tosaka, H. Horie and T Sugii, "High-Speed and Low Power n+-p+ Double-Gate SOI CMOS", IEICE Trans. Electron., vol. E78-C, 1995, pp. 360-367).

10

15

20

25

30

Vouloir isoler une couche mince de son substrat initial se rencontre par exemple dans le domaine des diodes électroluminescentes (LED en langage Anglo-saxon) comme il est par exemple reporté dans les documents W.S Wong et al., *Journal of Electronic MATERIALS*, page 1409, Vol. 28, N°12, 1999 ou l. Pollentier et al., page 1056, *SPIE Vol. 1361 Physical Concepts of Materials for Novel Optoelectronic Device Applications I* (1990). Un des buts recherchés ici concerne un meilleur contrôle de l'extraction de la lumière émise. Un autre but concerne le fait que dans cet exemple particulier, le substrat sapphire ayant servi à réaliser l'empilement épitaxial, se retrouve à posteriori encombrant notamment du fait de son caractère électriquement isolant qui empêche tout prise de contact électrique en face arrière. Pouvoir se débarrasser de ce substrat sapphire dont l'emploi était avantageux pour la phase de croissance du matériau apparaît donc désormais souhaitable.

On retrouve une situation identique par exemple dans le domaine des applications liées aux télécommunications et hyperfréquence. Dans ce cas,

on préfère que les composants soient intégrés en final sur un support présentant une résistivité élevée, typiquement de plusieurs kohms.cm au moins. Mais un substrat fortement résistif n'est pas forcément disponible aux mêmes coûts et qualité que les substrats standard habituellement utilisés. Dans le cas du silicium, on peut par exemple noter la disponibilité de plaques de silicium en diamètre 200 et 300mm de résistivité standard tandis que pour des résistivités supérieures à 1kohm.cm, l'offre est très inadaptée en 200mm et inexistante en 300mm. Une solution consiste à réaliser les composants sur substrats standards puis à reporter lors des étapes finales une couche fine contenant les composants sur un substrat isolant de type verre, Quartz, sapphire, etc...

D'un point de vue technique, ces opérations de transfert ont pour intérêt majeur de décorréler les propriétés de la couche dans laquelle sont formés les composants et la couche support final, et trouvent par conséquent intérêt dans bien d'autres cas encore.

On peut encore citer les cas où le substrat d'intérêt pour la réalisation des composants coûte excessivement cher. Dans ce cas, celui du carbure de silicium par exemple offrant de meilleures performances (températures d'utilisation plus élevées, puissances et fréquences maximum d'utilisation significativement améliorées, ...) dont le coût comparativement au silicium est très élevé, on aurait intérêt à transférer une couche fine du substrat cher (le carbure de silicium ici) sur le substrat bon marché (le silicium ici), et à récupérer le résidu du substrat cher pour une réutilisation après éventuellement une opération de recyclage. L'opération de transfert peut avoir lieu avant, au cours ou après la réalisation des composants

Ces techniques peuvent également trouver leur intérêt dans tous les domaines où obtenir un substrat mince est important pour l'application finale. En particulier, on peut citer les applications de puissance, que ce soit pour des raisons liées à l'évacuation de chaleur qui sera d'autant meilleure que le substrat est fin, ou parce que certaines fois le courant doit traverser l'épaisseur des substrats avec des pertes en première approximation proportionnelles à l'épaisseur traversée par le courant. On peut aussi citer les applications de

carte à puce pour lesquelles une finesse des substrats est recherchée pour des raisons de souplesse. Pour ces applications, la réalisation de circuits est faite sur des substrats épais ou d'épaisseur standard avec avantage d'une part de bien supporter mécaniquement les différentes étapes technologiques et d'autre part de répondre aux normes quant à leur passage sur certains équipements de production. L'amincissement est réalisé en final par séparation. Cette séparation peut s'accompagner d'un report sur un autre support. Dans certains cas, notamment lorsque l'épaisseur finale considérée lors de l'amincissement est suffisante pour obtenir des structures autoportées, le report sur un autre support n'est pas indispensable.

Différentes techniques peuvent être utilisées pour reporter des couches d'un support vers un autre support. On peut citer par exemple les techniques publiées en 1985 par T. Hamaguchi et al.- Proc. IEDM 1985 p. 688. Ces techniques présentent un grand intérêt puisqu'elles permettent effectivement de transférer une couche d'un substrat vers un autre substrat ; mais elles nécessitent la consommation du substrat de base (détruit au cours du procédé), et ne permettent pas le transfert homogène d'un film mince sauf si une couche d'arrêt (c'est à dire une couche formant une inhomogénéité dans la matière du substrat) est présente.

Parmi les procédés connus de report, il est également possible d'utiliser des méthodes de transfert de couches minces de matériaux contenant (ou pas) tout ou partie d'un composant microélectronique. Ces méthodes sont basées pour certaines sur la création dans un matériau d'une couche fragile enterrée, à partir de l'introduction d'une ou plusieurs espèces gazeuses. On peut à ce propos se référer aux documents US-A-5374564 (ou EP-A-533551), US-A-6020252 (ou EP-A-807970), FR-A-2767416 (ou EP-A-1010198) FR-A-2748850 (ou EP-A-902843) ou FR-A-2773261 (ou EP-A-963598), qui présentent ces procédés.

Ces procédés sont généralement utilisés avec l'objectif de détacher l'ensemble d'un film d'un substrat initial pour le reporter sur un support. Le film mince obtenu peut contenir alors une partie du substrat initial. Ces films

peuvent servir de couches actives pour la réalisation de composants électroniques ou optiques. Ces films peuvent contenir tout ou partie d'un composant.

5

10

15

20

25

30

Ces méthodes permettent en particulier la réutilisation du substrat après séparation, ces substrats ne se consommant que très peu ainsi à chaque cycle. En effet, l'épaisseur prélevée n'est fréquemment que de quelques µms tandis que les épaisseur de substrat sont typiquement de plusieurs centaines de µms. On peut ainsi obtenir, en particulier dans le cas du procédé divulgué dans le document US-A-6020252 (ou EP-A-807970), des substrats qui sont assimilables à des substrats « démontables » (c'est à dire des substrats détachables) à l'aide d'une contrainte mécanique. Ce procédé particulier repose sur la formation par implantation d'une zone enterrée fragilisée selon laquelle se réalisera la découpe lors du transfert final.

D'autres méthodes, basées sur le principe du "lift-off", permettent également de séparer une couche mince du reste de son support initial, toujours sans forcément consommer ce dernier. Ces méthodes utilisent généralement des attaques chimiques attaquant sélectivement une couche intermédiaire enterré, associées ou non à des efforts mécaniques. Ce type de méthode est très utilisé pour le report d'éléments III-V sur différents types de supports (Voir: C. Camperi et al. - IEEE Transaction and photonics technology - vol 3, 12 (1991) 1123). Comme il est expliqué dans l'article de P. Demeester et al., Semicond. Sci. Tcehnol. 8 (1993) 1124-1135, le report, ayant lieu généralement après une étape d'épitaxie, peut être réalisé avant ou après la réalisation des composants ("post-processing" ou "pre-processing" respectivement selon leur dénomination Anglo-saxonne).

Parmi les méthodes utilisant la présence d'une couche enterrée (préexistante) de tenue mécanique plus faible que le reste du substrat pour obtenir une séparation localisée, on peut citer le procédé ELTRAN® (Japanese Patent Publication Number 07302889). Dans ce cas un empilement à base de silicium monocristallin est fragilisé localement grâce à la formation d'une zone poreuse. Un autre cas similaire consiste à tirer profit de la présence d'un oxyde enterré dans le cas d'une structure SOI (Silicon On Insulator) aussi standard

soit-elle (c'est à dire réalisée sans rechercher un effet démontable particulier). Si cette structure est collée de manière suffisamment forte sur un autre substrat et si on exerce une contrainte importante sur la structure, on peut obtenir une fracture localisée préférentiellement dans l'oxyde, menant à une découpe à l'échelle du substrat entier. Le document « PHILIPS Journal of Research vol. 49 N°1/2 1995 » en montre un exemple en pages 53 à 55. Malheureusement, cette fracture est difficilement contrôlable et elle nécessite des contraintes mécaniques importantes pour mener à la fracture, ce qui n'est pas sans risque de casse des substrats ou de détérioration concernant les composants.

L'avantage de tels procédés à couche fragile enterrée est de pouvoir réaliser des couches à base de silicium cristallin (ou de SiC, InP, AsGa LiNbO3, LiTaO3...) dans une gamme d'épaisseur pouvant aller de quelques dizaines d'angström (Å) à quelques micromètres (µm), avec une très bonne homogénéité. Des épaisseurs plus élevées restent également accessibles.

15

20

25

30

10

5

#### Problème technique et solution de l'invention

Les techniques de transfert de couche citées au préalable présentent cependant quelques inconvénients spécifiques.

Les techniques basées sur un amincissement (mécanique, chimique etc...) ont pour inconvénient de consommer et sacrifier un substrat, ce qui d'un point de vue économique est pénalisant. Ces techniques d'amincissement sont en outre souvent assez lourdes et coûteuses à mettre en oeuvre.

Les techniques basées sur la formation d'une couche poreuse en tant que couche enterrée fragilisée se heurtent à une famille de problèmes techniques liés à la formation du silicium poreux qui soit de bonne qualité (par exemple pour la contamination métallique) et à la formation sur ce matériau poreux d'une couche de bonne qualité cristalline. Certaines étapes dont l'épitaxie rendue quasi-obligatoire pour obtenir cette couche mince, opération coûteuse en elle-même, sont rendues techniquement plus délicates par la présence de ce matériau non-homogène.

Les techniques basées sur la création d'une zone fragilisée par implantation d'espèces peuvent être scindées en deux catégories. La première

catégorie concerne celles qui utilisent une implantation réalisée après formation de composants ou de couches épitaxiales. Malheureusement, pour certaines applications, les composants ou autres structures soumises à l'implantation peuvent être dégradées du fait de l'implantation. D'autres techniques basées sur une fragilisation par implantation avant réalisation des composants ou de couches épitaxiales semblent résoudre ces problèmes puisque les structures ne sont pas traversées par les espèces bombardées. Ces dernières restent cependant difficiles à mettre en oeuvre car elles sont rarement compatibles avec les procédés de fabrication de composants qui nécessitent par exemple des traitements thermiques à trop haute température, des traitements chimiques agressifs ou font subir à la couche à transférer ultérieurement trop de contraintes (si bien qu'une délamination ou séparation intempestive peut avoir lieu pendant le procédé de réalisation de composants lui-même).

Les techniques basées sur le « lift-off » (par exemple par attaque chimique latérale pour dissoudre une couche enterrée) butent essentiellement sur le fait qu'il est difficile d'obtenir un décollement sur une échelle latérale supérieure au mm (voir P. Demeester et al., Semicond. Sci. Tcehnol. 8 (1993) 1124-1135)).

Enfin, des techniques qui seraient basées sur la rupture mécanique d'un couche enterrée de liaison telle qu'un oxyde enterré dans une structure de type SOI semblent industriellement limitées car la fracture est difficilement contrôlable et nécessite des contraintes mécaniques importantes pour être menée à bien, ce qui n'est pas sans risque de casse des substrats ou de détérioration concernant les composants (comme l'illustre le document « PHILIPS Journal of Research vol. 49 N°1/2 1995 ).

L'invention a pour objet un autre type de substrat démontable, sa réalisation et le procédé utilisé pour son démontage, généralement réalisé après qu'une ou partie ou la totalité de composants ou capteurs, ou après qu'un étape d'épitaxie aient eu lieu sur ce substrat.

L'invention a pour objet un ensemble comportant une couche mince sur un substrat, cette couche étant reliée à ce substrat par une interface ou une couche intermédiaire présentant un niveau de tenue mécanique facile à contrôler, de telle sorte que ce substrat ait une structure démontable compatible avec une étape de réalisation de composants ou autres structures tel que le dépôt d'un empilement épitaxial.

5

10

15

20

25 .

30

Elle propose à cet effet, tout d'abord, un procédé de préparation d'une couche mince comportant une étape de réalisation d'une interface ou d'une couche intermédiaire entre cette couche mince et un substrat.

Pour fabriquer des structures démontables pour un éventuel report ultérieur d'une couche sur un autre support ou substrat, il est connu de chercher à maîtriser les énergies de liaisons entre la couche et le substrat, comme indiqué dans le document EP 0702609 A1.

Selon la connaissance acquise par les inventeurs de ce brevet, on peut également, pour réaliser un substrat démontable, utiliser des méthodes mettant en jeu le contrôle des forces de collage existant à la surface de « démontage » pour assembler provisoirement la couche fine et le substrat duquel on devra la démonter ultérieurement. Le cas où le collage est obtenu par adhésion moléculaire est un cas particulier intéressant. Parmi les catégories d'assemblages réalisés par collage moléculaire, les substrats SOI (Silicon On Insulator) réalisés par ces techniques de collage représentent une catégorie particulièrement intéressantes. Cette catégorie présente plusieurs variantes dont les principales sont décrites dans le livre « Semiconductor Wafer bonding Science and Technology », (Q.-Y. Tong and U. Gösele, a Wiley Interscience publication, johnson Wiley & Sons, Inc.). Certaines variantes sont connues sous la dénomination BSOI (Bonded SOI) ou encore BESOI (Bond and Etch Back). Ces variantes reposent, outre sur un collage comprenant l'adhésion moléculaire, sur un enlèvement physique du substrat initial soit techniques de type polissage et/ou des techniques de gravure chimique. D'autres variantes, en partie décrites auparavant comme technique de transfert de couche, reposent en plus du collage par adhésion moléculaire sur la séparation par "découpe" le long d'une zone fragilisée telles que les méthodes décrites dans les documents US-A-5374564 (ou EP-A-533551), US-A-6020252 (ou EP-A-807970) (séparation le long d'une zone implantée) ou encore dans le document EP 0925888 (séparation par fracture le long d'une couche enterrée porosifiée). Quelque soit la technique exacte utilisée, ces variantes ont pour point commun d'utiliser un collage moléculaire, mis en œuvre dans la plupart des cas rencontrés dans la littérature entre deux substrats comprenant en leur surface à mettre en contact du silicium (Si) ou de l'oxyde de silicium (SiO2). D'autres matériaux se rencontrent parfois (Nitrures, silicures, etc...).

5

10

15

20

25

30

Dans le cas où des structures non démontables de type SOI veulent être obtenues, les préparations de surface sont destinées à fournir à terme, et souvent à l'aide d'un recuit réalisé après le collage, de fortes énergies de collage, typiquement 1 à 2 J/m². Classiquement, avec des préparations standard, l'énergie de collage de la structure atteint l'ordre de 100 mJ/m² à température ambiante, et de 500 mJ/m² après un recuit à 400°C pendant 30 mn, dans le cas d'un collage SiO2/SiO2 (énergie de collage déterminée par la méthode de la lame développée par Maszara (Voir : Maszara et al., J Appl. Phys., 64 (10), p. 4943, 1988). Lorsque la structure est recuite à haute température (1100°C), l'énergie de collage peut atteindre 2 J/m² (C. Maleville et al., Semiconductor wafer bonding, Science Technology and Application IV, PV 97-36, 46 The Electrochemical Society Proceedings Series, Pennington, NJ (1998)). D'autres préparations avant collage existent, par exemple par exposition des surfaces à coller à un plasma (d'oxygène par exemple), et peuvent mener à des énergies équivalentes de collage sans toujours nécessiter de tels recuits (YA. Li and R.W. Bower, Jpn. J. Appl. Phys., vol 37, p. 737, 1998).

Par opposition, les inventeurs se sont intéressés au cas des structures de type SOI démontables, ce qui est l'objet de la présente invention. Il a été démontré par ailleurs qu'en jouant sur l'hydrophilie et la rugosité des surfaces, des tenues mécaniques différentes peuvent être obtenues. Par

exemple, l'attaque HF permet, comme indiqué dans l'article de O. Rayssac et al. (Proceedings of the 2<sup>nd</sup> International Conference on Materials for Microelectronics, IOM Communications, p. 183, 1998), d'augmenter la rugosité d'une couche d'oxyde de Silicium. Dans cet article, il est décrit qu'une gravure de 8000 Å augmente la rugosité de 0,1 nm RMS à 0,625 nm RMS. Il a été vérifié qu'un collage SiO<sub>2</sub>/SiO<sub>2</sub> avec des rugosités de 0,625 nm RMS et de 0,625 nm RMS pour les surfaces en regard, conduit à une valeur d'énergie de collage de l'ordre de 500 mJ/m² après un recuit à 1100°C, c'est-à-dire largement plus faible que dans le cas standard précité.

Dans ce cas, les inventeurs ont démontré qu'on pouvait tirer profit de cette rugosification pour mettre au point des interfaces de collage démontables, même après des recuits à haute température, jusqu'à 1100°C. En combinant de manière astucieuse la préparation de rugosification avant collage avec des traitements de recuits thermiques adaptés, il a été ainsi démontré que des substrats de type SOI démontables pouvaient supporter, sans séparation inopinée au niveau de l'interface d'assemblage, l'essentiel des étapes d'un procédé de réalisation de transistors CMOS (comprenant notamment des étapes de traitement thermique à haute température, typiquement 1100°C, ainsi que des étapes de dépôt de couches contraintes, par exemple de nitrure), et pouvait à posteriori être démontées selon l'interface de collage par l'application volontaire de contraintes mécaniques contrôlées. On obtient ainsi un niveau de tenue mécanique qui est à un niveau contrôlé sensiblement inférieur au niveau maximum possible,

Cette démonstration a aussi été réalisée pour d'autres applications, liées par exemple à la réalisation d'une étape de dépôt épitaxial avant le démontage du substrat.

De manière préférée, dans un cas correspondant plutôt à une séparation par parties de la couche fine (par puces, par composants ou ensemble et sous-ensembles de puces etc..) la préparation de cette couche comporte une étape selon laquelle on isole sur le substrat au moins une parcelle de cette couche.

Cette interface (ou cette couche enterrée) peut être de différentes natures et peut notamment être une interface de collage (avec ou sans colle, par adhésion moléculaire par exemple), avec ou non une couche intermédiaire (oxyde, nitrure).

- Pour préparer la surface en contrôlant la rugosité, on peut utiliser par exemple une attaque effectuée avec de l'acide HF.
  - Pour la réalisation d'un substrat démontable de type SOI, les exemples de collages SiO<sub>2</sub>/SiO<sub>2</sub> et Si/SiO<sub>2</sub> vont être considérés. Dans le cas de natures de couches différentes (Si3N4 est un autre exemple classique, mais aussi les siliciures), il suffit, par analogie avec ce qui va suivre, d'utiliser des traitements chimiques adaptés (par exemple NH<sub>4</sub>OH/H<sub>2</sub>O<sub>2</sub>/H<sub>2</sub>O (appelé aussi SC1) pour le Si et H<sub>3</sub>PO<sub>4</sub> ou HF pour le Si<sub>3</sub>N<sub>4</sub>).

10

- La tenue mécanique et/ou chimique de l'interface est modifiée à l'aide de traitements thermique permettant de renforcer cette interface de manière controlée en contrôlant les paramètres de ces traitements thermiques, notamment quant au budget thermique apporté au système.
- L'étape de réalisation de l'interface est suivie d'une étape de décollement de la couche vis-à-vis du substrat. De manière avantageuse, entre l'étape de réalisation de l'interface et l'étape de décollement, une étape de collage est effectuée, au cours de laquelle la couche est collée à un second substrat. Cette étape de collage comporte, avantageusement, un collage par adhésion moléculaire ou un collage par adhésif (par exemple par une colle durcissable par rayonnement UV, une résine, une colle polymère). Dans ces cas, l'étape de décollement est avantageusement réalisée par attaque acide et/ou application de contraintes mécaniques.
  - La couche est en matériaux semi-conducteurs choisi préférentiellement parmi le Si, Ge, SiGe, SiC, GaN et autres nitrures équivalents, AsGa,InP, Ge...) ou en matériaux ferroélectriques ou piézoélectriques (LiNbO3, LiTaO3) ou magnétiques « processés » ou non.
- La couche mince présente sur le substrat démontable a été obtenue par amincissement d'un substrat initial du matériau semi-conducteur.

- L'amincissement est obtenu par rectification et/ou polissage mécanochimique ou non et/ou attaque chimique.
- La couche mince présente sur le substrat démontable a été obtenue par découpe dans substrat initial du matériau semiconducteur.
- La découpe est obtenue par une découpe au niveau d'une couche fragile enterrée.
  - La couche fragile enterrée est obtenue par implantation et la séparation est obtenue par traitement thermique et/ou mécanique et/ou chimique.
  - L' espèce implantée est une espèce gazeuse (Hydrogène, Hélium ...).

15

20

En terme de produit, l'invention propose un ensemble comportant une couche sur un substrat, cette couche étant reliée à ce substrat par une interface de collage dont la tenue mécanique est à un niveau contrôlé, notamment par un contrôle de la rugosité de surface et/ou du caractère hydrophile.

Selon des caractéristiques préférées, éventuellement combinées :

- Cette couche est en outre collée à un second substrat, avantageusement par adhésion moléculaire, ou par adhésif, par exemple par une colle durcissable par rayonnement UV.
- La tenue mécanique et/ou chimique de l'interface ou couche de liaison est modifiée sélectivement à l'aide de traitements (thermiques, insolation UV, irradiation laser etc..) localisés ou non-uniformes permettant de renforcer sélectivement ou au contraire affaiblir sélectivement certaines zones plus que d'autres, selon qu'il s'agisse d'un collage de surfaces rugosifiées, de matériaux poreux, de défauts enterrés, de micro-cavités gazeuses ou non.
- La couche est en matériaux semi-conducteurs (Si, Ge, SiGe, SiC, GaN et autres nitrures équivalents, AsGa, InP, ..) ou en matériaux ferroélectriques ou piézo-électriques (LiNbO3, LiTaO3) ou magnétiques « processés » ou non.

## Brève description des dessins

5

15

20

Des objets, caractéristiques et avantages de l'invention ressortent de la description qui suit, donnée à titre d'exemple illustratif non limitatif en regard des dessins annexés sur lesquels :

- la figure 1 est une vue schématique en coupe de l'ensemble d'une couche mince sur un substrat,
- la figure 2 est une vue schématique de l'ensemble de la figure 1 après dépôt d'une couche superficielle,
- la figure 3 est une autre vue après collage moléculaire d'un substrat final.
  - la figure 4 est une autre vue après application d'une action de décollement,
  - la figure 5 est une vue schématique d'une plaquette obtenue après décollement et un polissage,
  - la figure 6 est une vue d'un ensemble démontable du type de la figure 1,
  - la figure 7 en est une vue après réalisation de composants, par exemple de la première grille de transistor,
    - la figure 8 en est une vue après dépôt d'oxyde,
    - la figure 9 en est une vue après planarisation par CMP,
  - la figure 10 en est une vue après collage par adhésion moléculaire (y compris traitement thermique,
    - la figure 11 en est une vue après démontage et désoxydation,
- la figure 12 est une vue d'un ensemble démontable du type de la
   25 figure 1,
  - la figure 13 en est une vue après réalisation de composants,
  - la figure 14 en est une vue après démontage sans report sur substrat cible, par gravure HF et/ou application d'efforts mécaniques,
- la figure 15 en est une vue après démontage en un substrat final
   et un substrat recyclable,
  - la figure 16 est une variante de la figure 13, après découpe de tranchées ou d'entailles entre les composants,

- la figure 17 en est une vue montrant un composant en train d'être décollé, par exemple après gravure HF,
  - la figure 18 est une vue analogue à la figure 1,
- la figure 19 est une vue schématique en coupe de l'ensemble de
   la figure 36 après collage par adhésif d'un substrat transparent,
  - la figure 20 est une vue de la partie supérieure de cet ensemble après décollage et polissage,
  - la figure 21 est une vue de la partie supérieure de cet ensemble après décollage et polissage,
  - la figure 22 est une vue d'un ensemble analogue à celui de la figure 1 visualisant des zones sont éliminées par détourage mécanique et chimique,
    - la figure 23 en est une vue après collage d'un substrat supérieur,
  - la figure 24 est une vue d'un ensemble analogue à celui de la figure 1,
  - la figure 25 en est une vue après dépôt d'un empilement épitaxial à base de GaN,
    - la figure 26 en est une vue après collage d'un substrat,
    - la figure 27 en est une vue au moment d'un décollement,
- la figure 28 en est une vue de la partie supérieure après polissage, et
  - la figure 29 en est une vue après enlèvement de la couche sous l'empilement.

## 25 <u>Description de l'invention</u>

10

15

30

Les exemples privilégiés qui seront retenus pour les descriptions détaillées concerneront principalement le cas du silicium, généralement disponible sous forme de substrats ronds, par exemple en diamètre de 200mm. De manière non-limitative, ces procédés se transfèrent aisément sans sortir du contexte de l'invention à d'autres systèmes caractérisés en particulier par des matériaux autres que le silicium.

Parmi les différents mode de mise en œuvre du procédé selon l'invention, certains tendent à favoriser un décollement de la couche de son substrat au niveau global, c'est à dire à l'échelle de la totalité du substrat, tandis que d'autres tendent à délimiter des parcelles.

Pour la réalisation d'un substrat démontable de type SOI, les exemples de collages SiO<sub>2</sub>/SiO<sub>2</sub> et Si/SiO<sub>2</sub> vont être considérés. Dans le cas de natures de couches différentes (Si3N4 est un autre exemple classique, mais aussi les siliciures), il suffit, par analogie avec ce qui va suivre, d'utiliser des traitements chimiques adaptés (par exemple NH<sub>4</sub>OH/H<sub>2</sub>O<sub>2</sub>/H<sub>2</sub>O (appelé aussi SC1) pour le Si et H<sub>3</sub>PO<sub>4</sub> ou HF pour le Si<sub>3</sub>N<sub>4</sub>). La figure 1 représente l'option où le substrat (11) et la couche mince (14) sont en silicium monocristallin, et où deux couches intermédiaires (12) et (13) ont été formées préalablement au collage sur le substrat (11) et la couche mince (14) respectivement. Bien entendu, l'une seulement des deux couches intermédiaires (12) ou (13) peut suffire, ou encore aucune des deux peut n'exister (collage Si/Si). Dans le cas où ces couches intermédiaires (12) et (13) existent et sont toutes deux en SiO<sub>2</sub>, on dénomme le système par collage SiO<sub>2</sub>/SiO<sub>2</sub>. Dans le cas où l'une seule des deux existe et est en SiO<sub>2</sub>, on dénomme le système par collage Si/SiO<sub>2</sub>.

Dans le but de réaliser une structure telle que celle décrite en figure 1, et au delà des aspects techniques liées au collage par adhésion moléculaire, plusieurs techniques peuvent être employées dont celles déjà citées auparavant pour la réalisation de substrats SOI non démontables (voir Semiconductor Wafer Bonding, Science and Technology, Q. Y. Tong et U. Gösele, Wiley Interscience Publication). Par la suite on appellera la couche (14) la couche active, représentant la couche qui comprendra les composants saufa pour certains cas particuliers pour lesquels une couche additionnelle épitaxiale par exemple sera déposée sur cette couche (14). Certaines variantes sont connues sous la dénomination BSOI (Bonded SOI) ou encore BESOI (Bond and Etch Back). Ces variantes reposent, outre sur un collage comprenant l'adhésion moléculaire, sur un enlèvement physique du substrat initial soit par des techniques de type polissage et/ou des techniques de

gravure chimique. D'autres variantes, en partie décrites auparavant comme technique de transfert de couche, reposent en plus du collage par adhésion moléculaire sur la séparation par "découpe" le long d'une zone fragilisée telles que les méthodes décrites dans les documents US-A-5374564 (ou EP-A-533551), US-A-6020252 (ou EP-A-807970) et (séparation le long d'une zone implantée) ou encore dans le document EP 0925888 (séparation par fracture le long d'une couche enterrée porosifiée).

Concernant les aspects spécifiques liés au collage pour la réalisation de substrats démontables, dans le cas du collage SiO2/SiO2 (ou encore Si/SiO2), la couche d'oxyde peut avoir été préparée de plusieurs manières (dépôt, oxydation thermique du silicium) et présenter une épaisseur variable selon l'application. Pour cet exemple, nous pouvons choisir un oxyde thermique d'épaisseur 1µm. On obtient ainsi la structure suivante : un substrat de silicium recouvert de 1µm d'oxyde.

On procède ensuite à une attaque HF dont le but est de rugosifier la surface de l'oxyde, rugosification dont l'importance sera croissante avec l'épaisseur d'oxyde enlevée. Pour chaque application, l'importance de cette rugosification peut être optimisée, notamment en fonction du cahier des charges du procédé de réalisation des composants (ou de croissance épitaxiale) qui devra être formé sans délamination au cours du procédé de réalisation des composants et du mode retenu de mise en ouvre du démontage final. Typiquement, un enlèvement par attaque HF d'une épaisseur d'oxyde de l'ordre de quelques centaines à quelques milliers d'À est un bon compromis de départ. Cette attaque augmente la rugosité de la couche d'oxyde (12) et/ou (13). A cela, on peut coupler un nettoyage humide ou sec sélectif pour obtenir une hydrophilie spécifique de la couche d'oxyde. On obtient ainsi un effet allant dans le sens d'un collage à tenue plus faible que le collage standard.

Une autre alternative pour maîtriser l'énergie de liaison de l'interface démontable concerne l'emploi de recuits thermiques après l'opération de collage. En effet, comme on peut le constater dans C. Maleville et al.,

Semiconductor wafer bonding, Science Technology and Application IV, PV 97-36, 46 The Electrochemical Society Proceedings Series, Pennington, NJ (1998), une différence de température de recuit après collage d'une centaine de degré peut mener, surtout dans le domaine des températures au delà de 800°C à une variation significative de l'énergie de collage. Cette alternative peut-être utilisée en combinaison d'une rugosification d'une couche intermédiaire au moins (12) et/ou (13), ou seule, (c'est à dire sans étape de rugosification du tout). Un exemple très intéressant, mais qui doit en aucune manière être considéré comme limitatif, de mise en œuvre pour un collage est de ne pas recuire l'ensemble de la structure représentée en figure 4 ou de la recuire à une température suffisamment basse, de préférence ne dépassant pas la température à laquelle seront réalisés les composants, la couche épitaxiale etc ou pour un temps court ... Cette alternative reste particulièrement attrayante pour les applications ne nécessitant pas de hautes températures pour la réalisation de composants et autres structures, pour celles équivalentes ne présentant pas pour les structures de contraintes mécaniques et traitements chimiques très agressifs et pour celles ne nécessitant pas un report sur encore un autre support après démontage (structures autoportés en final).

20

10

15

La rugosification et le dépôt d'oxyde ont été cités dans le cas où il sont réalisés sur le substrat (11). Une variante consiste à réaliser ces opérations du coté de la couche mince (14), voire des deux cotés.

Au delà de la réalisation du substrat dit démontable lui-même à partir de techniques basées sur le collage moléculaire, plusieurs moyens existent quant à son utilisation et aux moyens de le mettre en œuvre.

25

30

L'intérêt de ce substrat démontable est, suivant l'épaisseur de la couche active processée (c'est à dire traitée en sorte d'y réaliser tout ou partie d'un composant) ou non, de permettre la désolidarisation de la couche active pour obtenir, soit une couche autoportée (couche relativement épaisse, que cette épaisseur soit déjà présente dès la fabrication du substrat démontable ou lors d'étapes de dépôts postérieurs à sa fabrication comme c'est le cas lors d'une étape d'épitaxie), soit une couche superficielle en général plus fine

reportée sur un support cible, qu'il soit le support définitif ou juste un support temporaire destiné à être lui-même démonté.

Un tel transfert de la couche superficielle sur le substrat cible peut être réalisé de différentes façons.

Tout d'abord, ce transfert peut être effectué par un nouveau collage par adhésion moléculaire de ce qui doit devenir la couche mince à transférer sur un autre substrat.

5

10

15

20

25

30

A titre d'illustration, nous allons décrire un procédé de démontage dans l'optique de réaliser une nouvelle structure de type SOI que l'on appellera ici deuxième SOI. Un tel procédé, à priori moins direct que les techniques évoquées ci-avant présente cependant quelques intérêts. L'exemple choisi ici concerne la réalisation d'une deuxième substrat SOI avec un oxyde enterré de 500Å, épaisseur qu'il est délicat d'obtenir avec un tel procédé mené en direct.

La première structure est obtenue selon l'une des voies décrites précédemment pour aboutir au substrat démontable correspondant à la figure 1. La couche 14 de silicium monocristallin pour cet exemple sera la future couche active. Sur ce substrat démontable dont la couche de liaison ayant été d'une part rugosifiée avant collage et n'ayant d'autre part pas subi de traitement thermique de renforcement à des températures très élevées (préférentiellement inférieures à 1100°C et encore mieux en deçà de 1000, voire 900°C), un oxyde de 500Å est formé par oxydation thermique pour mener à la structure représentée en figure 2. Cet oxyde deviendra le futur oxyde enterré de la deuxième structure SOI. Ce substrat démontable (11+12+13+14+15) est, dans l'exemple considéré collé par adhésion moléculaire sur un substrat de silicium 16 (voir figure 3) qui deviendra le futur support final de la couche active. L'empilement obtenu est de préférence stabilisé à haute température (1100°C) pour consolider fortement le second collage à l'interface des couches (15) et (16). Le premier collage subissant le même traitement aura cependant une tenue mécanique inférieure au deuxième collage du fait de sa rugosification préalable. Pour le décollement, on peut utiliser une méthode mécanique et/ou chimique. Ainsi, à titre d'exemple, on commence par plonger l'empilement obtenu dans un bain de HF, dont un des buts est de surgraver l'oxyde (12) et 13 en partant des bords de l'ensemble. Les deux interfaces 12/13 et 15/16 vont être préférentiellement attaquées. De plus, l'interface 12/13 du substrat démontable est de façon avantageuse une interface oxyde/oxyde. Ainsi elle file plus facilement que l'interface 15/16 qui est entre de l'oxyde et du silicium. Donc, lors de cette première étape de décollement, on attaque moins de surface au niveau de l'interface du second collage qu'au niveau de l'interface du substrat démontable. Une séparation à caractère mécanique (jet d'eau sous pression comme dans le document EP 0925888, jet d'air comprimé comme dans le document FR 2796491, traction comme dans le document WO 00/26000, insertion d'une lame ...) permet de libérer complètement la structure finale 13+14+15+16 (voir la figure 4). Suite à l'enlèvement de l'oxyde 13, par exemple par attaque HF, la structure finale SOI est enfin obtenue (figure 5). La plaque 11 de Si, qui a servi de substrat au sein du substrat démontable, peut être recyclée et réutilisée, par exemple pour la réalisation d'un autre substrat démontable (après, de préférence, élimination de la couche 12).

Pour faciliter l'initiation de la séparation, d'autres moyens peuvent consister à éliminer au moins partiellement une couronne extérieure du substrat. Pour ceci, les techniques de gravure chimiques, sèche ou humide, ou d'autres techniques mécaniques de polissage, de découpe laser etc.. peuvent être employées localement au niveau de la couronne (ce qui donne la configuration de la figure 22 où les zones hachurées sont à détourer,, ce qui, après fixation d'un second substrat donne la configuration de la figure 23).

Il est à noter que l'oxyde enterré de 500Å 15 formé au préalable sur la couche 14 aurait pu être formée sur le substrat 16 avant collage et non sur la couche 14. Une autre variante eut consisté à diviser l'épaisseur de 500Å en deux parties pour former une partie sur le substrat 16, par exemple 250Å, et l'autre partie sur la couche 14, 250 Å dans l'exemple respectivement.

Il est à noter que si les deux interfaces collées par adhésion moléculaire sont toutes deux du type oxyde/oxyde, la stabilisation du deuxième collage à haute température peut avoir été conduite en sorte de garantir que l'attaque HF se fait préférentiellement au niveau de la première interface. Dans ce procédé la création d'une première interface à faible tenue mécanique a permis de

séparer préférentiellement l'empilement complet selon la première interface de collage.

5

10

15

25

30

Un autre exemple de mise en œuvre du procédé selon l'invention concerne la réalisation de structures de transistors dites à double grille (voir les figures 6 à 11). Les premières opérations liées à la fabrication des transistors consistent essentiellement à réaliser la première grille (figure 7) du transistor CMOS selon une technologie conventionnelle sur un substrat démontable (figure 6) tel que celui décrit en figure 1, identique en tout point au cas décrit ciavant pour la réalisation de structures SOI à oxyde enterré fin. La température de stabilisation du collage peut éventuellement être réduite dans une gamme de température de l'ordre de 900/1000°C. Sur ce substrat est ensuite déposée (figure 8) une couche d'oxyde d'une épaisseur de l'ordre du um par une technique conventionnelle de dépôt (CVD par exemple). Cet oxyde est planarisé (figure 9) selon une technique conventionnelle de polissage mécanochimique. Ensuite, on procède (figure 10) à un collage par adhésion moléculaire avec un autre substrat de silicium 16. Ce collage est stabilisé préférentiellement à une température de 1000 à 1100°C si les structures formées pour la première grille le supportent, à des températures de l'ordre de 900/1000°c sinon. Enfin l'on procède à la séparation (figure 11) de manière identique au cas précédent 20 (insertion de lame, jet d'eau sous pression ou d'air comprimé etc ..). Avant de reprendre le processus de fabrication du transistor, notamment pour la réalisation de la deuxième grille, le résidu de la couche d'oxyde 13 est enlevé par gravure chimique. Du fait de l'emploi d'une attaque de l'oxyde avec une solution d'acide HF dont on connaît la sélectivité d'attaque par rapport au silicium, la gravure s'arrête naturellement une fois que l'oxyde est entièrement gravé, permettant de retrouver une surface de silicium. Cette technique présente pour avantage majeur par rapport à d'autres techniques de fracture, obtenue par exemple grâce à une implantation, de ne pas nécessiter de séquences de finition trop complexes et délicates quant à leur potentiel de création de défauts tels que le présente par exemple une opération de polissage final.

Le même processus peut-être utilisé pour de nombreuses autres applications. Si la première structure SOI correspondant à la figure 1 est utilisée pour réaliser des transistors, circuits, composants etc..., ceux-ci peuvent être reportés en final sur de nombreux types de support spécifiques. Par exemple, le substrat 16 peut être choisi pour ses propriétés isolantes d'un point de vue électrique (silicium haute résistivité, Quartz, sapphire, ...) pour fournir un support idéal aux circuits hyperfréquences et de télécommunications, limitant ainsi les pertes dans le substrat. Pour des applications liées aux écrans plats, on choisira pour le support final un substrat transparent.

10

15

20

25

30

5

Un autre exemple de mise en oeuvre du démontage est brièvement décrit ici pour la réalisation de circuits sur substrats fins (figures 12 à 15). Les épaisseurs d'intérêt en final sont typiquement en dessous de quelques centaines de ums, voire de l'ordre de quelques dizaines de ums. Elles concernent par exemple les applications de puissance ou les applications de carte à puce et autres circuits pour lesquels on recherche une certaine souplesse (supports plastiques, supports courbes, etc ..). Dans cet exemple, nous nous intéressons à un type de démontage ne nécessitant pas de report sur un substrat cible. Le but ici est de séparer, sans report, la couche 14 après réalisation des circuits ou composants, dans le cas où cette couche 14 est suffisamment épaisse pour être autoportée mais trop fine pour subir sans dommage un procédé de réalisation de circuits (typiquement en dessous de quelques centaines de µms, voire de l'ordre de quelques dizaines de µms). Le procédé de réalisation du substrat démontable reste identique à l'un de ceux décrits précédemment pour mener à la structure de la figure 1 par exemple. Si l'on s'intéresse au silicium en diamètre 200mm, l'épaisseur standard de substrats est de 725µm. Si l'application requiert un substrat final de 80µm par exemple, on choisira (figure 12) pour le substrat support 11 un substrat de silicium d'épaisseur de 725 - 80 = 645 µm. L'ensemble après assemblage correspond donc aux standards et résiste de manière suffisante aux procédés de fabrication de composants. Après la réalisation de ces derniers (figure 13), l'une des techniques de démontage citées auparavant peut être utilisée (figure 14) à la différence que le substrat 16 peut être omis. Après démontage, la seule couche 14 autoportée (figure 15) représente le substrat final d'intérêt caractérisé par un substrat d'épaisseur de 80µm comprenant les composants.

Suivant les opérations technologiques qui doivent être réalisées sur le substrat démontable avant la séparation, notamment les traitements thermiques, chimique et selon la nature des contraintes mécaniques, les paramètres de fragilisation devront être adaptées. Par exemple, si le substrat démontable consiste en une couche de surface en germanium possédant une interface de collage SiO2-SiO2 devant subir une température d'épitaxie de 550°C (cas typique dans le cas de la croissance de GalnAs constituant une cellule solaire pour le spatial), alors la rugosité devra être de avantageusement de 0.4 nm rms pour que le substrat soit démontable.

Un autre exemple de mise en œuvre concerne la réalisation de circuits pour cartes à puces pour lesquels la souplesse du support devient critique, d'une part du fait de l'augmentation de la taille des circuits, et d'autre part car la tendance est à vouloir des cartes de plus en plus résistantes aux déformations. Un support de silicium monocristallin dont l'épaisseur est supérieure à la cinquantaine de µms est dans ce cadre trop cassant du fait de sa trop grande épaisseur lorsrqu'il est soumis à une effort de flexion tel que peut en subir régulièrement une carte à puces.

Il est à noter que, pour la réalisation des puces, on peut prévoir (voir figure 16), à partir de la configuration de la figure 13, des entailles isolant des parcelles qu'un outil d'arrachement (SA) permet d'enlever individuellement (figure 17).

La figure 18 représente un ensemble de départ similaire à celui de la figure 1, avec un substrat de départ 11', recouvert d'une couche d'oxyde de silicium 12', elle-même collée par adhésion moléculaire à une seconde couche d'oxyde de silicium 13', elle-même recouverte d'une couche 14' en silicium. Les circuits sont réalisés au sein de la couche 14' de silicium. Puis, pour l'assemblage sur le deuxième support 16', on choisit de préférence une colle qui permet d'obtenir une couche 15 très fine, tout en ayant une tenue

mécanique la plus forte possible à basse température, par exemple <400°C, pour ne pas risquer de détériorer les composants de la couche active réalisés avant cette étape de collage. Il peut avantageusement s'agir de colles thermodurcissables voire de colles durcissables par application de rayons UV (il suffit dans ce cas de choisir un substrat final 16' qui est transparent aux UV) – figure 19.

Pour découper selon la zone fragilisée du substrat démontable (ici l'interface de collage 12'/13'), il peut paraître délicat de réaliser un décollement purement chimique de type « lift-off » car les colles adhésives, ainsi que les substrats transparents aux UV (de quartz et de verre, en pratique) ne sont pas totalement inertes aux produits chimiques (HF, solvants,...). Par contre, pour décoller la structure au niveau de l'interface fragile 12'/13', une action purement mécanique peut être suffisante si l'énergie de collage au niveau de la couronne est inférieure à la tenue de la colle adhésive et des différentes couches composant les circuits intégrés (cela peut être assez facilement obtenu. Il est alors possible de réutiliser le substrat 11' plusieurs fois. Pour faciliter le démontage, il peut être avantageux d'éliminer une couronne extérieure du substrat. Outre une attaque chimique limitée de la couronne extérieure du substrat, il est possible d'autre part d'éliminer celle-ci en réalisant une découpe circulaire de la structure après le collage adhésif. Cette découpe peut être avantageusement réalisée par laser – voir les figures 22 et 23.

De façon générale, on obtient le résidu du premier substrat, support du substrat jusqu'ici dénommé "démontable" (figure 20) réutilisable après, de préférence, polissage de la couche 12' ainsi que la couche active 14') (figure 21) reportée sur un autre support 16' comme dans le cas de cette figure 21, ou libre et autoportée si l'épaisseur de la couche 14' le permet.

A la différence des exemples précédents, le second substrat 16' peut en variante n'être qu'un substrat intermédiaire dans un procédé bien plus long qui se poursuivra ou par la suppression pure et simple de ce substrat intermédiaire 16' ou par un autre report de couche sur encore un autre support, en général avec suppression du substrat 16'. Le substrat démontable obtenu à

10

15

20

25

l'aide de la technique décrite auparavant est collé, après avoir été « processé », sur le substrat intermédiaire. Ce substrat intermédiaire peut être un substrat rigide ou souple (voir les exemples précédents). S'il est rigide ce peut même être une plaque de silicium.

Pour le collage adhésif, on peut aussi envisager l'utilisation de films adhésifs connues de l'homme de l'art notamment pour procéder aux opérations de découpe de plaquettes de silicium et d'encapsulation de circuits intégrés ou encore de "packaging" ou encore de "back-end" selon deux expressions anglosaxonne (« sticky bleu », films adhésif en Teflon®, ...). Si ce film adhésif est double face, il peut être judicieux de coller en face arrière de ce film, en tant que substrat intermédiaire, un substrat ou support permettant la rigidification de l'ensemble au moment de la découpe.

Les techniques de décollement envisageables incluent l'application de forces de traction et/ou de cisaillement et/ou de flexion. A ces applications de forces, il peut être judicieux de coupler une attaque chimique de l'interface voire d'autres moyens tels que ultrasons. Dans le cas où l'interface à décoller est du type oxyde, l'attaque de l'interface à énergie faible facilite le filage de l'interface de collage et donc le transfert de la couche processée sur le substrat intermédiaire. Dans ces conditions, il est avantageux que les couches processées soient protégées (par exemple par un dépôt supplémentaire de nitrure dans le cas d'une attaque HF).

Les moyens d'application des contraintes peuvent être mécaniques (par insertion d'une lame au niveau de l'interface de collage, notamment) et/ou par l'utilisation d'une pince de décollement (WO 00/26000) et/ou par jet, par l'insertion d'un flux gazeux comme cela est décrit dans le document FR 2796491 et/ou d'un liquide (EP 0925888, EP 0989593). Dans le cas du flux gazeux (ou même d'un liquide, avec par exemple du HF si l'interface est de l'oxyde), le substrat démontable peut avantageusement être préalablement préparé (par gravure chimique par exemple) pour pouvoir amener le fluide localement au niveau de l'interface de collage. Cette condition permet de faciliter le décollement préférentiellement au niveau de l'interface de collage des structures multicouches, où doit se faire le décollement, en protégeant les

différentes couches de la structure comportant les composants. Ainsi, il est possible de décoller l'interface de collage même lorsque l'adhérence entre elles des couches internes des composants est faible.

5

10

15

20

25

30

Le substrat intermédiaire, parfois appelé « poignée » peut ensuite être découpé (ou non), totalement ou en partie (entailles ou débuts de découpe) en éléments correspondant aux composants électroniques et qui peuvent être reportés sur différents supports. Ce report peut être un report collectif où l'ensemble des composants, même s'ils ne sont reliés entre que par un support, sont transférés en même temps lors de la même opération technologique ou être un report composant à composant (ou puce à puce) s'ils font l'objet les uns après les autres de ce report. Ces supports peuvent être en plastique comme sur une carte à puce et, dans ce cas on utilise avantageusement de la colle pour le report. Les éléments peuvent aussi être reportés sur une plaque comportant d'autres dispositifs électroniques ou optoélectroniques et, dans ce cas, le report peut mettre à nouveau en œuvre une technique d'adhésion moléculaire (voir les figures 1 à 5 en imaginant la présence supplémentaire de composants réalisés dans la couche (14)). Les éléments peuvent être reportés par des moyens classiques tels ceux dénommés « pick and place ». Les éléments peuvent être également reportés sur un autre support pour améliorer les propriétés par exemple d'un point de vue thermique.

Ensuite, en exerçant une contrainte ou en chauffant localement (à l'aide d'un laser par exemple), la couche mince, préalablement collée sur son support définitif, peut être séparée (élément par élément, ou globalement) de sa poignée par l'intermédiaire de forces mécaniques

Par opposition aux modes de mise en œuvre du procédé selon l'invention qui tendent à favoriser un décollement de la couche de son substrat au niveau global, c'est-à-dire à l'échelle de la totalité du substrat, d'autres tendent à délimiter des parcelles, dont la forme est clairement liée aux puces ou composants qui seront réalisés à partir de la couche active. Une variante intéressante consiste à utiliser une des techniques classiques de découpe de composant (sciage, découpe laser, ..) pour venir découper ou délimiter des tranchées, au moins partiellement autour des puces, parcelles etc... Une autre

variante intéressante repose sur l'utilisation de gravures chimiques associées à une opération de phot-lithographie, pour réaliser des tranchées identiques et/ou provoquer l'enlèvement de la zone de liaison au niveau du contour des puces.. A titre d'exemple, après avoir préparé le collage par adhésion moléculaire sur une grande étendue, on ne découpe (figure 16) que les couches 3 et 4 suivant le contour représenté, puis on décolle chaque parcelle vis-à-vis du substrat, ce qui revient à considérer que l'on décolle le substrat vis-à-vis de chaque parcelle (en variante, on peut découper toutes les couches, soit l'ensemble des parcelles à la fois).

Les exemples de mise en œuvre décrits précédemment ne se limitent bien entendu pas au simple cas du silicium monocristallin mais peuvent s'étendre à de nombreux matériaux tels que d'autres matériaux semiconducteurs (Ge, SiGe, SiC, GaN et autres nitrures équivalents, AsGa,InP, ..) ou en matériaux ferroélectriques ou piézo-électriques (LiNbO3, LiTaO3) ou magnétiques « processés », qu'ils fassent l'objet de réalisation de composants ou non avant le démontage.

Il a déjà cité que pour le cas correspondant à un substrat démontable consistant en une couche de surface en germanium possédant une interface de collage SiO2-SiO2 devant subir une température d'épitaxie de 550°C (cas typique dans le cas de la croissance de GalnAs constituant une cellule solaire pour le spatial), alors la rugosité devra être de avantageusement de 0,4 nm rms pour que le substrat soit démontable.

Un autre exemple (figures 24 à 29) est celui où l'on souhaite réaliser une étape d'épitaxie d'un empilement épitaxial sur un substrat démontable (figure 24). Ceci est notamment le cas pour la réalisation de LEDs bleues et blanches ou de diodes laser en couches fines (par exemple pour une meilleure extraction de la lumière émise ou pour une meilleure évacuation de la chaleur grâce à un report sur un substrat bon conducteur thermique tel que le cuivre ou diamant). Dans ce cas , l'empilement épitaxial considéré (figure 25) est à base de semi-conducteurs composés dérivés du GaN (AIN, GaAIN, GaAIIN, ..). Un procédé consiste à former selon une des méthodes décrites auparavant, une structure démontable équivalente à celle de la figure 1 (ou des figures

10

15

20

25

30

analogues précitées) où la couche (14) est du SiC 6H (face Si reporté vers le haut selon les figures), les couches (12) et (13) sont, pour l'exemple de la figure 1. des oxydes de Silicium et le substrat (11) est en SiC polycrisytallin (ou sapphire). Sur cette structure on procède à la formation par épitaxie de l'empilement à base de nitrures. Cette épitaxie peut être réalisée par des techniques d'épitaxie bien connues de l'homme du métier sous les acronymes anglo-saxon de MBE (pour Molecular Beam Epitaxy) pour une catégorie d'entre elles ou par MOCVD (Metallo-Organic Chemical Vapor Deposition) pour une autre. Dans le premier cas, les températures de croissance épitaxiale dépassent rarement 600°C tandis que les températures typiques pour la seconde sont de l'ordre de 1050-1100°C. Pour chacune de ces deux techniques, le choix des paramètres liés à la tenue mécanique de l'interface de collage (rugosification, renforcements par traitements thermiques, hydrophilie, ..) doit être optimisé. Dans le second cas, on choisira par exemple un des procédés décrits précédemment basé sur une rugosification des deux couches d'oxyde (12) et (13) par attaque HF. Cette structure fait ensuite l'objet de la croissance épitaxiale MOCVD pour réaliser à 1100°c un empilement dont l'épaisseur est de l'ordre de 1µm. Optionnellement, la structure est recuite avant épitaxie, typiquement dans la gamme de 900 à 1200°C afin de consolider fortement la tenue mécanique de la couronne. Après croissance l'ensemble fait l'objet d'un dépôt d'oxyde, d'une planarisation par CMP, d'un collage par adhésion moléculaire (par exemple sur un substrat silicium) et d'un recuit à 1100°C pour renforcer ce dernier collage. Enfin après fixation, le cas échéant d'un substrat 16, on procède à la séparation selon l'interface de collage (figure 27). A titre prélimnaire, et en guise d'option avantageuse, quelques heures en bain de HF à 50% permettent de graver latéralement à partir des bords du substrat la couche d'oxyde sur quelques mms. Ensuite, une séparation par efforts mécaniques est réalisée, par exemple par insertion d'une lame, par application d'un jet d'eau sous pression ou d'air comprimé selon par exemple les techniques décrits précédemment, conduisant à ce qui est représenté à la figure 28. Une désoxydation finale permet enfin d'enlever le résidu la couche (12) d'oxyde. Optionellement (figure 29), au moins la couche 14 de SiC ayant

servi de couche de nucléation à l'empilement épitaxial peut être supprimée par gravure. La réalisation de diodes peut voir lieu avant ou après le transfert final.

Il peut être noté que selon l'invention, une alternative à la rugosification ou à l'effet d'hydrophilie est d'utiliser des températures de recuit de l'interface de collage à basse température au lieu du traditionnel niveau d'environ 1100 à 1200 °C dans le cas de collages avec des surfaces non nécessairement rugosifiées. Les températures de recuit sont avantageusement optimisées pour obtenir une énergie de liaison suffisante pour les composants mais suffisamment faibles pour permettre un démontage le moment voulu.

Selon un aspect de l'invention, original en soi, il y a, après réalisation de l'interface, et une étape de réalisation (réalisation de structures homogènes ou non, de composants en tout ou partie, d'une épitaxie,...) un décollement avec gravure chimique et/ou application d'efforts mécaniques, par exemple par des jets (d'air ou autres fluides).

## REVENDICATIONS

- 1. Procédé de préparation d'un substrat démontable, comportant une étape de réalisation d'une interface par collage par adhésion moléculaire d'une face d'une couche sur une face d'un substrat, dans lequel est prévu une étape de traitement propre à mettre la tenue mécanique de l'interface à un niveau contrôlé sensiblement inférieur au maximum possible.
- 2. Procédé selon la revendication 1, caractérisé en ce que l'étape de réalisation de l'interface comporte une étape de préparation pour l'une au moins, de préférence chacune, des surfaces, notamment pour en contrôler la rugosité et/ou l'hydrophilie.
  - 3. Procédé selon la revendication 1 ou la revendication 2, caractérisé en ce que l'étape de préparation de surface comporte une étape de traitement augmentant localement la rugosité de cette surface en cette première zone.

- 4. Procédé selon la revendication 3, caractérisé en ce que l'étape de traitement comporte une attaque acide localisée de la surface en cette première zone.
- 5. Procédé selon la revendication 4, caractérisé en ce que l'attaque acide est effectuée avec de l'acide HF.
- 6. Procédé selon l'une quelconque des revendications 1 à 5, caractérisé en ce qu'on réalise une couche mince dans l'une des plaques.
- 7. Procédé selon l'une quelconque des revendications 1 à 5, caractérisé en ce qu'il comporte une étape de fragilisation d'une couche enterrée dans l'une des plaques.
- 8. Procédé selon la revendication 7, caractérisé en ce que l'étape de fragilisation comporte une étape d'implantation d'au moins un élément gazeux., cette étape d'implantation étant conduite de façon différenciée pour les première et seconde zones.
- 9. Procédé selon l'une quelconque des revendications 1 à 8, caractérisé en ce que, l'étape de réalisation de l'interface est suivi d'une étape de décollement de la couche vis-à-vis du substrat.

- 10. Procédé selon la revendication 9, caractérisé en ce que, entre l'étape de réalisation de l'interface et l'étape de décollement, une étape de collage est effectuée, au cours de laquelle la couche est collée à un second substrat (16, 16').
- 11. Procèdé selon la revendication 10, caractérisé en ce que cette étape de collage comporte un collage par adhésion moléculaire.

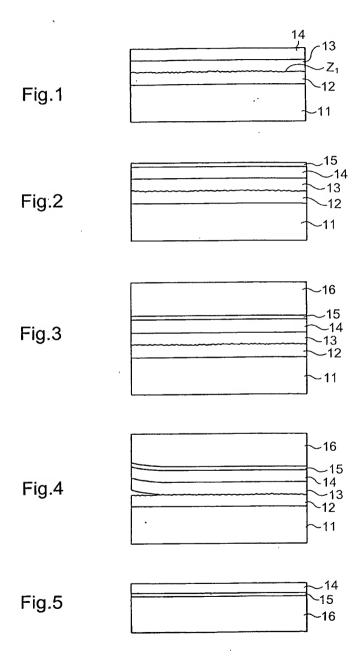
10

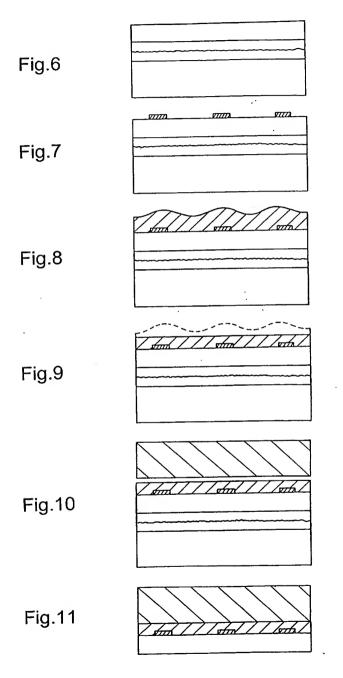
15

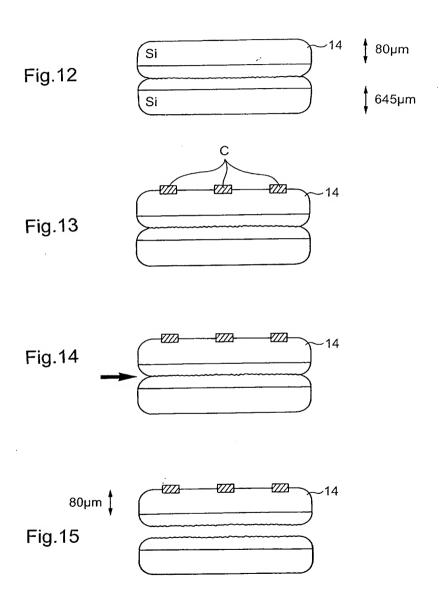
20

- 12. Procédé selon la revendication 10, caractérisé en ce que cette étape de collage comporte un collage par adhésif.
- 13. Procédé selon la revendication 12, caractérisé en ce que ce collage par adhésif est réalisé par une colle durcissable par rayonnement UV.
- 14. Procédé selon l'une quelconque des revendications 10 à 13, caractérisé en ce que l'étape de décollement est réalisée par attaque acide et application de contraintes mécaniques.
- 15. Procédé selon l'une quelconque des revendication 10 à 14, caractérisé en ce que la couche est en silicium.
  - 16. Substrat démontable comportant une couche et un substrat collés l'un à l'autre par des surfaces respectives par adhésion moléculaire, l'une au moins de ces surfaces ayant été traitée en sorte d'avoir une rugosité et/ou un caractère hydrophile contrôlé en sorte d'obtenir une tenue mécanique choisie.
  - 17. Substrat démontable selon la revendication 16, caractérisé en ce que chacune des faces a été traitée.
  - 18. Substrat démontable selon l'une quelconque des revendications 16 ou 17, caractérisé en ce que la rugosité de la surface traitée est d'au moins 0,3 nm rms.
  - 19. Substrat démontable selon l'une quelconque des revendications 16 à 18, caractérisé en ce que la couche est en outre colée à un second substrat (16, 16').
  - 20. Ensemble démontable selon la revendication 19, caractérisé en ce que ce second substrat est collé par adhésion moléculaire.
- 21. Substrat démontable selon la revendication 19, caractérisé en ce que en ce que ce second substrat est collé par adhésif.

- 22. Substrat démontable selon la revendication 21, caractérisé en ce que ce collage par adhésif est réalisé par une colle durcissable par rayonnement UV.
- 23. Substrat démontable selon l'une quelconque des revendications 16 à
  22, caractérisé en ce que la couche est en silicium.







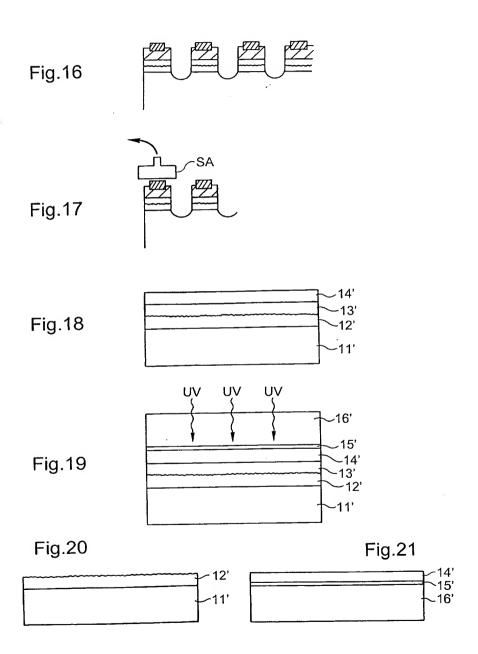


Fig.22

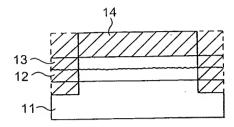
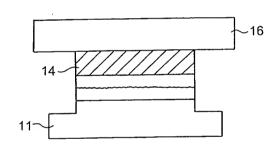
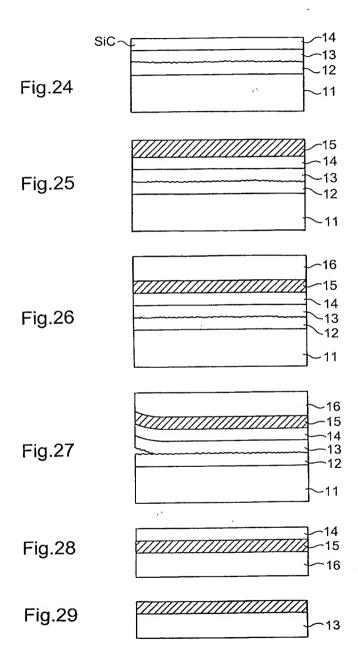


Fig.23







# RAPPORT DE RECHERCHE PRÉLIMINAIRE

établi sur la base des dernières revendications déposées avant le commencement de la recherche

N° d'enregistrement national

FA 607484 FR 0105130

DOCL	MENTS CONSIDÉRÉS COMME PERTINE	NTS Revendication(s) concernée(s)	Classement attribué à l'invention par l'iNPI
Catégorie	Citation du document avec indication, en cas de besoin, des parties pertinentes		
X	FR 2 771 852 A (COMMISSARIAT ENERGIATOMIQUE) 4 juin 1999 (1999-06-04)  * page 1, ligne 5 - page 2, ligne 2 * page 3, ligne 23 - page 7, ligne	6-10,12, 13,15, 16,19, 21-23	H01L23/32 H01L21/30
	* page 8, ligne 25 - page 9, ligne * page 10, ligne 30 - page 11, lign figure 1 * * page 12, ligne 32 - page 13, lign figure 2 * * page 13, ligne 26 - page 15, lign	e 8; e 12;	
Y	figure 3 *	4,5,11, 14,17, 18,20	
X	FR 2 767 604 A (COMMISSARIAT ENERGI ATOMIQUE) 26 février 1999 (1999-02- * page 1, ligne 4 - ligne 25 * * page 2, ligne 12 - page 3, ligne figures 1-3 * * page 3, ligne 20 - page 6, ligne figures 4,5 * * page 6, ligne 17 - ligne 25 * * page 7, ligne 8 - page 8, ligne 1 * page 9, ligne 17 - page 10, ligne * page 11, ligne 14 - page 13, ligne figures 6-9 * * page 13, ligne 30 - page 14, ligne	26)   15-18,23 16; 6; 0 * 3 * e 29;	DOMAINES TECHNIQUES RECHERCHÉS (Int.CL.7)
Y A	figures 10,11 */-	4,5,11, 17,18,20 14	
	Date d'achèvement de la		Examinateur
X: pa Y: pa au A: ar O: di	ficulièrement perfinent à ful seul à riculièrement perfinent en combinalson avec un d'uniquièrement perfinent en combinalson avec un d'un de catégorie D: c'enèreplan technologique L: ci vulgation non-écrite	éorie ou principe à la base de ocument de brevet bénéficiant la date de dépôt et qui n'a été e dépôt ou qu'à une date posté lé dans la demande lé pour d'autres raisons membre de la même familie, do	d'une date anterieure publié qu'à cette date rieure.



# RAPPORT DE RECHERCHE PRÉLIMINAIRE

établi sur la base des demières revendications déposées avant le commencement de la recherche

N° d'enregistrement national

FA 607484 FR 0105130

DOCL	JMENTS CONSIDÉRÉS COMME PE		Revendication(s) concernée(s)	Classement attribué à l'invention par l'INPI
Catégorie	Citation du document avec indication, en cas de bes des parties pertinentes	soin,		
<b>X</b>	PATENT ABSTRACTS OF JAPAN vol. 1999, no. 12, 29 octobre 1999 (1999-10-29) -& JP 11 191617 A (MITSUBISHI SILICON CORP), 13 juillet 1999 (1999-07-13) * abrégé * alinéa '0004! - alinéa '00051,2 *	MATERIALS	1,6-9,15	·
Α	<b>1,2</b> ·		2,16,23	
Y	PATENT ABSTRACTS OF JAPAN vol. 1996, no. 05, 31 mai 1996 (1996-05-31) & JP 08 017777 A (MITSUBISHI N SHILICON CORP; OTHERS: 01), 19 janvier 1996 (1996-01-19) * abrégé *		4,5	
X	PATENT ABSTRACTS OF JAPAN vol. 016, no. 530 (E-1287), 30 octobre 1992 (1992-10-30) & JP 04 199504 A (MITSUBISHI I CORP), 20 juillet 1992 (1992-0 * abrégé *	ELECTRIC	1,9,15	DOMAINES TECHNIQUES RECHERCHÉS (Int.CL.7)
Y A			14 16,23	
X	EP 0 989 593 A (CANON KK) 29 mars 2000 (2000-03-29)  * colonne 1, ligne 5 - ligne 1 * colonne 35, ligne 15 - colon 17; figures 9-11 * * colonne 37, ligne 19 - colon 21; figures 12-15 * * colonne 38, ligne 1 - colon	nne 37, ligne nne 38, ligne	1-6,9, 14-16, 18,23	
	51; figures 16-18 *	-/		
		ement de la recherche		Examinateur
X:pa Y:pa au A:an O:dh	CATÉGORIE DES DOCUMENTS CITÉS  riculièrement pertinent à tui seul riculièrement pertinent en combination avec un tre document de la même catégorie têre-plan technologique rulgation non-écrite cument intercelatire	de dépôt ou qu'à D : cité dans la dema L : cilé pour d'autres	e à la base de l'i vet bénéficiant d t et qui n'a été p une date postéri ande raisons	une date antérieure ublié qu'à cette date eure.